

# PATENT ABSTRACTS OF JAP

(11)Publication number : 2002-076007  
(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H01L 21/322  
C30B 29/06  
H01L 21/208

(21)Application number : 2000-262141  
(22)Date of filing : 31.08.2000

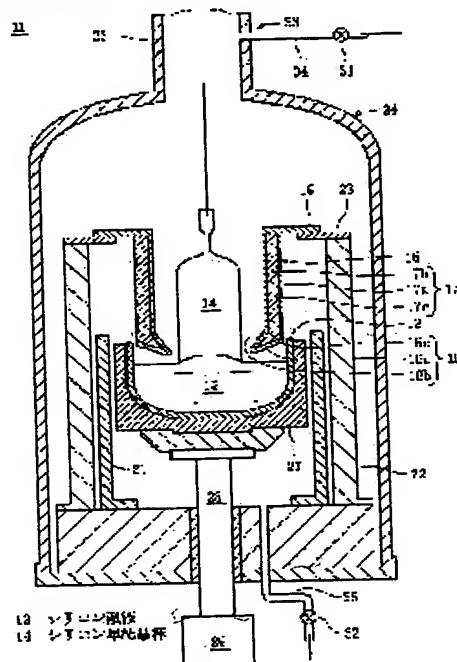
(71)Applicant : MITSUBISHI MATERIALS SILICON CORP  
(72)Inventor : YAMAOKA TOMONORI  
FURUYA HISASHI  
HARADA KAZUHIRO  
KAIHARA HIROYOSHI

## (54) METHOD OF MANUFACTURING EPITAXIAL WAFER AND EPITAXIAL WAFER MANUFACTURED BY THE METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an epitaxial wafer with intrinsic gettering capability of contaminant metals during device manufacturing process.

**SOLUTION:** First, a nitrogen-doped single crystal silicon rod 14 is pulled up at a pulling-up speed of V mm/min. so that the ratio V/G is in the range of 0.290 to 0.340 mm<sup>2</sup>/min..° C, where G° C/mm is the mean value of the temperature gradient in the single crystal silicon rod in the pulling-up direction from the solid-liquid interface between the single crystal silicon rod and a silicon melt to the position 10 mm away above the interface. Next, the single crystal silicon rod is cooled down from 1130° C to 1050° C for 10 to 30 min., and from 850° C to 650° C for 120 to 200 min. during the pulling-up of the single crystal silicon rod. Thereafter, the single crystal silicon rod is sliced into silicon wafers. Then, an epitaxial layer is formed on the surface of the silicon wafer.



### LEGAL STATUS

[Date of request for examination]

03.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-76007

(P2002-76007A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テコード (参考)
H 0 1 L 21/322		H 0 1 L 21/322	Y 4 G 0 7 7
C 3 0 B 29/06	5 0 2	C 3 0 B 29/06	5 0 2 H 5 F 0 5 3
			5 0 2 J
H 0 1 L 21/208		H 0 1 L 21/208	P
審査請求 未請求 請求項の数3 O L (全 6 頁)			

(21) 出願番号 特願2000-262141 (P2000-262141)

(22) 出願日 平成12年8月31日 (2000.8.31)

(71) 出願人 000228925

三菱マテリアルシリコン株式会社  
東京都千代田区大手町一丁目5番1号

(72) 発明者 山岡 智則

東京都千代田区大手町1丁目5番1号 三  
菱マテリアルシリコン株式会社内

(72) 発明者 降屋 久

東京都千代田区大手町1丁目5番1号 三  
菱マテリアルシリコン株式会社内

(74) 代理人 100085372

弁理士 須田 正義

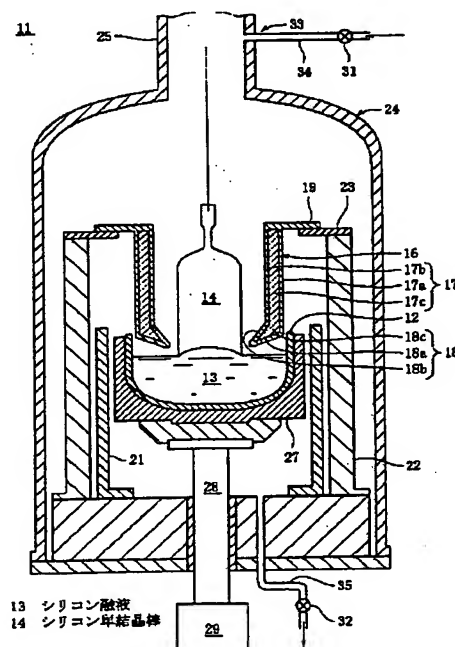
最終頁に続く

(54) 【発明の名称】 エピタキシャルウェーハの製造方法及びその方法により製造されたエピタキシャルウェーハ

(57) 【要約】

【課題】 デバイス作製工程においてエピタキシャルウェーハが汚染金属のイントリンシックゲッタリング能力を有する。

【解決手段】 先ず窒素をドーピングしたシリコン単結晶棒14の引上げ速度をV (mm/分) とし、シリコン単結晶棒及びシリコン融液13の固液界面からこの界面の上方10 mmまでにおけるシリコン単結晶棒内の引上げ方向の温度勾配の平均値をG (°C/mm) とするとき、V/Gが0.290~0.340 mm<sup>2</sup>/分・°Cとなるような引上げ速度V (mm/分) で引上げる。次にシリコン単結晶棒の引上げ時であって1130°Cから1050°Cまでの温度範囲を10~30分間で冷却し、かつ850°Cから650°Cまでの温度範囲を120~200分間で冷却する。更にシリコン単結晶棒をスライスしてシリコンウェーハを作製した後に、シリコンウェーハの表面にエピタキシャル層を形成する。



## 【特許請求の範囲】

【請求項1】 窒素をドーブしたシリコン単結晶棒(14)の引上げ速度を $V$  (mm/分)とし、前記シリコン単結晶棒(14)及びシリコン融液(13)の固液界面からこの界面の上方10mmまでにおける前記シリコン単結晶棒(14)内の引上げ方向の温度勾配の平均値を $G$  (°C/mm)とすると、 $V/G$ が $0.290 \sim 0.340 \text{ mm}^2/\text{分} \cdot ^\circ\text{C}$ となるような引上げ速度 $V$  (mm/分)で引上げる工程と、

前記シリコン単結晶棒(14)の引上げ時であって $1130^\circ\text{C}$ から $1050^\circ\text{C}$ までの温度範囲を $10 \sim 30$ 分間で冷却しかつ $850^\circ\text{C}$ から $650^\circ\text{C}$ までの温度範囲を $120 \sim 200$ 分間で冷却する工程と、

前記シリコン単結晶棒(14)をスライスしてシリコンウェーハを作製した後に前記シリコンウェーハの表面にエビタキシャル層を形成する工程とを含むエビタキシャルウェーハの製造方法。

【請求項2】 シリコン単結晶棒(14)にドーブされた窒素濃度が $5 \times 10^{12} \sim 5 \times 10^{14} \text{ cm}^{-3}$ である請求項1記載のエビタキシャルウェーハの製造方法。

【請求項3】 請求項1又は2記載の方法により製造されたエビタキシャルウェーハ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、チョクラルスキー法(以下、CZ法という。)にて引上げられたシリコン単結晶棒を用いてエビタキシャルウェーハを製造する方法及びこの方法により製造されたエビタキシャルウェーハに関するものである。

## 【0002】

【従来の技術】 通常、ボロン濃度が低い、いわゆる $p^-$ の構造を有するエビタキシャルウェーハは、比較的高い温度のエビタキシャルプロセスを経ることにより、バルク内の酸素析出核が消失するため、半導体デバイスメーカーのデバイス作製工程で殆ど酸素析出物を生成しない。一方、デバイス作製工程において、一般的には微量の金属汚染が発生するため、ウェーハが上記汚染金属のゲッタリング能力を有することが望ましい。従って、ウェーハにゲッタリング能力を付与するために、ウェーハ裏面に金属のゲッタリング能力を有するポリシリコンを成膜したり、サンドブラストによりウェーハの裏面にダメージを付与する処理などが行われている。

## 【0003】

【発明が解決しようとする課題】 しかし、上記従来のウェーハ裏面へのポリシリコンの成膜やサンドブラストによるダメージの付与などの処理は、ウェーハの製造コストを押上げるとともに、ウェーハからの発塵量が増大したり、ウェーハが変形するおそれがあった。これらの点を解消するために、従来、エビタキシャルプロセスを経る前に熱処理を長時間施すことにより、十分な酸素析出

核を生成しておき、エビタキシャルプロセスという高温プロセスでも酸素析出核が消失しない方法が行われている。しかし、この方法でも製造コストが増大し、熱処理時にウェーハが金属により汚染されるおそれがあった。

【0004】 本発明の目的は、シリコンウェーハ裏面へのポリシリコンの成膜やサンドブラスト処理を施さず、デバイス作製工程において汚染金属のイントリンシックゲッタリング(以下、IGという。)能力を有する、エビタキシャルウェーハを製造する方法及びその方法により製造されたエビタキシャルウェーハを提供することにある。本発明の別の目的は、エビタキシャルウェーハを作製するためのシリコン単結晶棒の引上げ時間を短縮することができ、またこのシリコン単結晶棒内の格子欠陥である原子空孔の消失を抑制できるとともに、この原子空孔を利用してシリコン単結晶棒内に多くの酸素析出核を生成できる、エビタキシャルウェーハの製造方法を提供することにある。

## 【0005】

【課題を解決するための手段】 請求項1に係る発明は、

図1に示すように、窒素をドーブしたシリコン単結晶棒14の引上げ速度を $V$  (mm/分)とし、シリコン単結晶棒14及びシリコン融液13の固液界面からこの界面の上方10mmまでにおけるシリコン単結晶棒14内の引上げ方向の温度勾配の平均値を $G$  (°C/mm)とすると、 $V/G$ が $0.290 \sim 0.340 \text{ mm}^2/\text{分} \cdot ^\circ\text{C}$ となるような引上げ速度 $V$  (mm/分)で引上げる工程と、シリコン単結晶棒14の引上げ時であって $1130^\circ\text{C}$ から $1050^\circ\text{C}$ までの温度範囲を $10 \sim 30$ 分間で冷却しかつ $850^\circ\text{C}$ から $650^\circ\text{C}$ までの温度範囲を $120 \sim 200$ 分間で冷却する工程と、シリコン単結晶棒14をスライスしてシリコンウェーハを作製した後にシリコンウェーハの表面にエビタキシャル層を形成する工程とを含むエビタキシャルウェーハの製造方法である。

【0006】 この請求項1に記載されたエビタキシャルウェーハの製造方法では、シリコン単結晶棒14を比較的高い引上げ速度で引上げることにより、原子空孔の濃度を高めるとともに、シリコン単結晶棒14の引上げ時間を短縮することができる。また窒素をドーブすることにより、シリコン単結晶棒14内の原子空孔の固溶度を高めて原子空孔の消失を抑制するとともに、この原子空孔を利用してシリコン単結晶棒14内に多くの酸素析出核を生成する。上記シリコン単結晶棒14にドーブされた窒素濃度は $5 \times 10^{12} \sim 5 \times 10^{14} \text{ cm}^{-3}$ であることが好ましい。請求項3に係る発明は、請求項1又は2記載の方法により製造されたエビタキシャルウェーハである。この請求項3に記載されたエビタキシャルウェーハはデバイス作製工程において汚染金属のIG能力を有する。

## 【0007】

【発明の実施の形態】 次に本発明の実施の形態を図面に

基について説明する。図1に示すように、本発明のエピタキシャル層を形成するためのシリコンウェーハは、CZ法により引上げ機11の石英るつば12内のシリコン融液13からシリコン単結晶棒14を後述する第1～第3の引上げ条件で引上げた後、このシリコン単結晶棒14をスライスして作製される。上記シリコン単結晶棒14には窒素がドーブされる。このシリコン単結晶棒14にドーブされた窒素濃度は $5 \times 10^{12} \sim 5 \times 10^{14} \text{ cm}^{-3}$ 、好ましくは $3 \times 10^{12} \sim 3 \times 10^{14} \text{ cm}^{-3}$ である。窒素濃度を $5 \times 10^{12} \sim 5 \times 10^{14} \text{ cm}^{-3}$ の範囲に限定したのは、 $5 \times 10^{12} \text{ cm}^{-3}$ 未満では原子空孔のシリコン単結晶棒14内における固溶度が上昇せず、シリコン単結晶棒14のその後の熱履歴により原子空孔が消失し易くなるからであり、 $5 \times 10^{14} \text{ cm}^{-3}$ を越えると窒素に関係するドナーの発生量が増え単結晶の抵抗率を大きく変化させるからである。なお、シリコン単結晶棒14に窒素をドーブする方法としては、窒化物が混合された多結晶シリコン又は窒化膜が形成された多結晶シリコンを石英るつば12に投入して窒素を含むシリコン融液13からシリコン単結晶棒14を引上げるか、或いはシリコン単結晶棒14を窒素ガスを含む不活性ガス雰囲気中で引上げるにより行われる。また上記シリコン単結晶棒14には $5 \times 10^{14} \sim 5 \times 10^{15} \text{ atoms/cm}^3$ と濃度は低いけれども、 $p/p^+$ の構造を有するエピタキシャルウェーハを得るためにボロンもドーブされる。

【0008】上記引上げ機11のチャンバ24上端には円筒状のケーシング25が接続され、このケーシング25には引上げ手段26が設けられる(図1)。図1の符号26aは石英るつば12の回転中心に向かって垂下されたワイヤケーブルであり、このワイヤケーブル26aの下端にはシリコン融液13に浸してシリコン単結晶棒14を引上げるための種結晶26bが取り付けられる。また石英るつば12の外周は黒鉛サセプタ27により被覆され、黒鉛サセプタ27の下面は支軸28の上端に固定され、この支軸28の下部はるつば駆動手段29に接続される。

【0009】更にチャンバ24にはこのチャンバ24のシリコン単結晶棒側に不活性ガスを供給しかつ上記不活性ガスをチャンバ24のるつば内周面側から排出するガス給排手段33が接続される。このガス給排手段33は一端がケーシング25の周壁に接続され他端が上記不活性ガスを貯留するタンク(図示せず)に接続された供給パイプ34と、一端がチャンバ24の下壁に接続され他端が真空ポンプ(図示せず)に接続された排出パイプ35とを有する。供給パイプ34及び排出パイプ35にはこれらのパイプを流れる不活性ガスの流量を調整する第1及び第2流量調整弁31、32がそれぞれ設けられる。

【0010】一方、上記第1の引上げ条件は、シリコン

単結晶棒14の引上げ速度を $V$ (mm/分)、シリコン単結晶棒14及びシリコン融液13の固液界面からこの界面の上方10mmまでにおけるシリコン単結晶棒14の引上げ方向の温度勾配の平均値を $G$ ( $^{\circ}\text{C}/\text{mm}$ )とするときに、 $V/G$ が $0.290 \sim 0.340 \text{ mm}^2/\text{分} \cdot ^{\circ}\text{C}$ 、好ましくは $0.300 \sim 0.330 \text{ mm}^2/\text{分} \cdot ^{\circ}\text{C}$ となるように引上げ速度 $V$ (mm/分)を設定することである。 $V/G$ を $0.290 \sim 0.340 \text{ mm}^2/\text{分} \cdot ^{\circ}\text{C}$ の範囲に限定したのは、シリコン単結晶棒14中に原子空孔の優勢な領域を作るためである。

【0011】上記第2の引上げ条件は、シリコン単結晶棒14の引上げ時であって $1130^{\circ}\text{C}$ から $1050^{\circ}\text{C}$ までの温度範囲を10～30分間、好ましくは15～25分間で冷却することであり、第3の引上げ条件はシリコン単結晶棒14の引上げ時であって $850^{\circ}\text{C}$ から $650^{\circ}\text{C}$ までの温度範囲を120～200分間、好ましくは130～180分間で冷却することである。 $1130^{\circ}\text{C}$ から $1050^{\circ}\text{C}$ までの温度範囲を10～30分間に限定したのは、シリコン単結晶棒14内の格子欠陥である原子空孔の消失を抑制するためである。また $850^{\circ}\text{C}$ から $650^{\circ}\text{C}$ までの温度範囲を120～200分間に限定したのは、上記原子空孔を利用してシリコン単結晶棒14内に酸素析出核を生成するためである。

【0012】上記第1～第3の引上げ条件を満たすためには、円筒部17及び円錐部18の壁内に円筒用断熱材17c及び円錐用断熱材18cがそれぞれ充填された熱遮蔽部材16を用いることが好ましい。この熱遮蔽部材16はシリコン単結晶棒14の外周面と石英るつば12の内周面との間に設けられ、ヒータ21からの放射熱を遮る円筒状の円筒部17と、この円筒部17の下端に連設され下方に向うに従って直径が次第に小さくなる円錐部18と、上記円筒部17をその上縁で支持するフランジ部19とを備える。円筒部17は外管17aと、この外管17aから所定の間隔をあけて内側にかつ外管17a同心上に設けられた内管17bと、外管17aと内管17bとの間に充填された円筒用断熱材17cとを有する。また円錐部18は外側コーン18aと、この外側コーン18aよりテーパ角が小さく形成されかつ外側コーン18aより内側にかつ外側コーン18aと同心上に設けられた内側コーン18bと、外側コーン18aと内側コーン18bとの間に充填された円錐用断熱材18cとを有する。上記熱遮蔽部材16はフランジ部19を保温筒22上にリング板23を介して載置することにより、円錐部18の下縁がシリコン融液13表面から所定の距離だけ上方に位置するようにチャンバ24内に固定される。

【0013】上述のように引上げられたシリコン単結晶棒14をスライスしてシリコンウェーハを作製した後、このシリコンウェーハの表面にエピタキシャル層を形成することにより、エピタキシャルウェーハが得られ

る。上記エピタキシャル層はその結晶性、量産性、装置の簡便さ、種々のデバイス構造形成の容易さなどの観点から、CVD法により形成されることが好ましい。CVD法によるシリコンのエピタキシャル成長は、例えば $\text{SiCl}_4$ 、 $\text{SiHCl}_3$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiH}_4$ などのシリコンを含む原料ガスを $\text{H}_2$ ガスとともに反応炉内に導入して、上記シリコンウェーハの表面に、原料ガスの熱分解又は還元により生成されたシリコンを析出させることで行われる。

【0014】具体的には、図2に示すように、先ず研磨したシリコンウェーハを600～850℃、好ましくは750～800℃の範囲の所定温度で5～180分間、好ましくは10～60分間保持し、このシリコンウェーハを1100～1150℃、好ましくは1130～1150℃の範囲の所定温度まで5～20℃/秒、好ましくは10～20℃/秒の速度で昇温した後にその所定温度で水素前処理を行う。シリコンウェーハを600～850℃の範囲の所定温度で5～180分間保持したのは、シリコン単結晶棒14をスライスしてシリコンウェーハを作製した当初の状態で存在する酸素析出核を成長させ、高温のエピタキシャル層形成時に消失する酸素析出核を極力低減するとともに、エピタキシャル層形成後に酸素析出核のサイズが大きくなることにより、熱的に安定な酸素析出核を生成するためである。またシリコンウェーハを1100～1150℃の範囲の所定温度まで5～20℃/秒の速度で昇温したのは、スループット（単位時間当りに処理できる数量）を少しでも稼ぐためである。

【0015】次にこのシリコンウェーハを1050～1150℃、好ましくは1100～1140℃の範囲の所定温度で保持した状態でシリコンウェーハの表面にエピタキシャル層を形成し、このエピタキシャルウェーハを600～850℃、好ましくは750～800℃の範囲の所定温度まで5～20℃/秒、好ましくは10～20℃/秒の速度で降温してその所定温度で5～120分間、好ましくは10～60分間保持する。更に上記エピタキシャルウェーハを熱処理炉から取出して常温まで自然冷却する。エピタキシャル層を形成するときにシリコンウェーハを1050～1150℃の範囲の所定温度で保持したのは、欠陥の少ないエピタキシャル層を形成するためである。またエピタキシャル層形成後にウェーハを600～850℃の範囲の所定温度まで5～20℃/秒の速度で降温したのは少しでもスループットを稼ぐためである。更にウェーハを600～850℃の範囲の所定温度で5～120分間保持したのは、エピタキシャル層形成時に消失しなかった酸素析出核を更に大きくして、熱的に安定な酸素析出核を生成するためである。

【0016】このように製造されたエピタキシャルウェーハでは、シリコン単結晶棒14を比較的高い引上げ速度で引上げることにより、原子空孔の濃度を高めるとともに、シリコン単結晶棒14の引上げ時間を短縮することができる。またこのシリコン単結晶棒14に窒素をドーピングすることにより、シリコン単結晶棒14内に発生した原子空孔の固溶度を高めて原子空孔の消失を抑制するとともに、この原子空孔を利用してシリコン単結晶棒14内に多くの酸素析出核を生成することができる。また上記シリコン単結晶棒14をスライスして作製されたシリコンウェーハの表面にエピタキシャル層を形成する前後に、上記熱処理を施すことにより、シリコンウェーハ内の酸素析出核の熱的安定性を向上できるとともに、この酸素析出核の生成に寄与する格子欠陥である原子空孔を増やすことができる。この結果、上記エピタキシャルウェーハは従来のようにシリコンウェーハ裏面へのポリシリコンの成膜やサンドブラスト処理を施さなくても、デバイス作製工程において汚染金属のIG能力を有する。

#### 20 【0017】

【発明の効果】以上述べたように、本発明によれば、 $V/G$ が0.290～0.340 $\text{mm}^3/\text{分}\cdot^\circ\text{C}$ となるような引上げ速度 $V$ で引上げ、シリコン単結晶棒の引上げ時であって1130℃から1050℃までの温度範囲を10～30分間で冷却しかつ850℃から650℃までの温度範囲を120～200分間で冷却し、更にシリコン単結晶棒をスライスしてシリコンウェーハを作製した後に、シリコンウェーハの表面にエピタキシャル層を形成したので、原子空孔の濃度を高めるとともに、シリコン単結晶棒の引上げ時間を短縮することができる。またこのシリコン単結晶棒に窒素をドーピングすることにより、シリコン単結晶棒内に発生した原子空孔の固溶度を高めて原子空孔の消失を抑制するとともに、この原子空孔を利用してシリコン単結晶棒内に多くの酸素析出核を生成することができる。この結果、上記方法により製造されたエピタキシャルウェーハはデバイス作製工程においても汚染金属のIG能力を有する。

#### 【図面の簡単な説明】

【図1】本発明実施形態のエピタキシャルウェーハ作製のシリコン単結晶棒を製造する引上げ機の縦断面図。

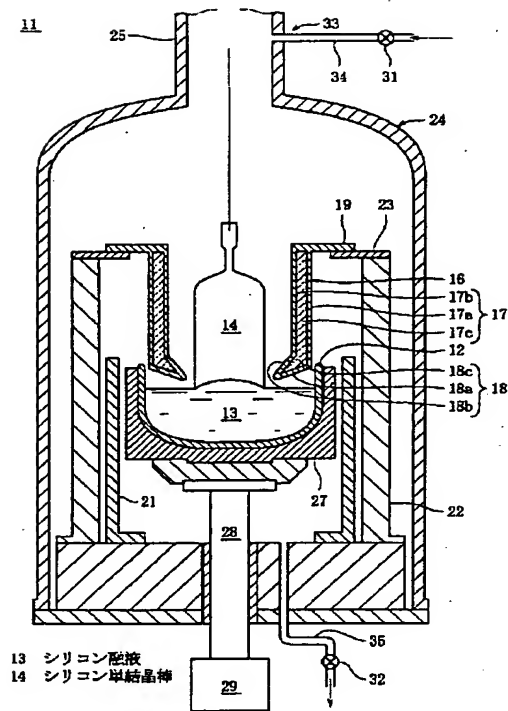
【図2】そのエピタキシャルウェーハにエピタキシャル層を形成する前後の熱処理温度の時間に対する変化を示す図。

#### 【符号の説明】

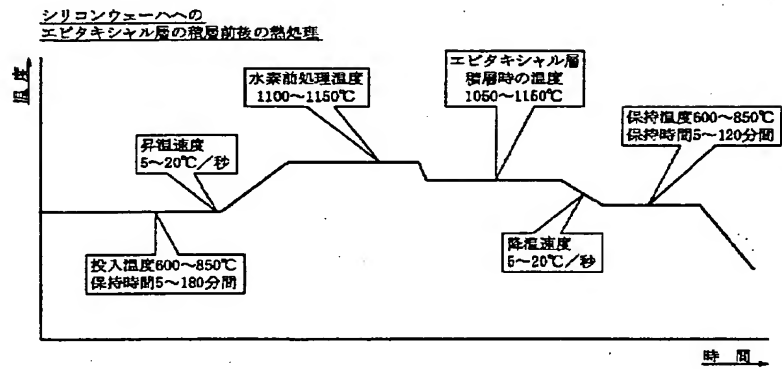
13 シリコン融液

14 シリコン単結晶棒

【図1】



【図2】



フロントページの続き

(72)発明者 原田 和浩  
東京都千代田区大手町1丁目5番1号 三  
菱マテリアルシリコン株式会社内

(72)発明者 海原 弘好  
東京都千代田区大手町1丁目5番1号 三  
菱マテリアルシリコン株式会社内

(6)

特開2002-76007

F ターム(参考) 4G077 AA02 AA03 AB01 BA04 CF10  
EB01 EB06 EH06 EH09 PF51  
5F053 AA13 AA22 AA32 DD01 FF04  
GG01 RR03

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-076007  
 (43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H01L 21/322  
 C30B 29/06  
 H01L 21/208

(21)Application number : 2000-262141

(71)Applicant : MITSUBISHI MATERIALS SILICON CORP

(22)Date of filing : 31.08.2000

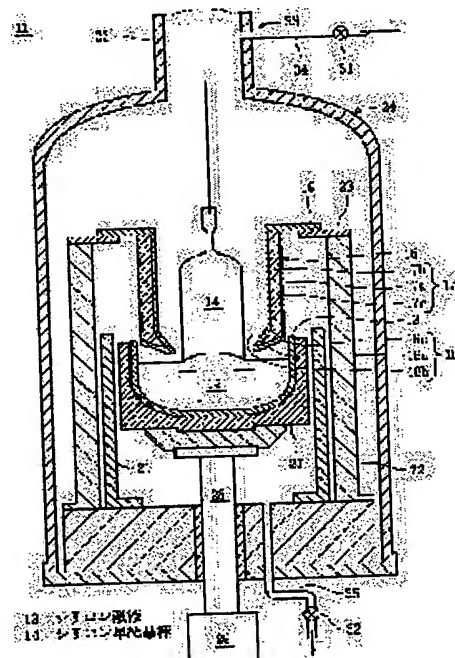
(72)Inventor : YAMAOKA TOMONORI  
 FURUYA HISASHI  
 HARADA KAZUHIRO  
 KAIHARA HIROYOSHI

(54) METHOD OF MANUFACTURING EPITAXIAL WAFER AND EPITAXIAL WAFER  
 MANUFACTURED BY THE METHOD

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an epitaxial wafer with intrinsic gettering capability of contaminant metals during device manufacturing process.

SOLUTION: First, a nitrogen-doped single crystal silicon rod 14 is pulled up at a pulling-up speed of V mm/min. so that the ratio V/G is in the range of 0.290 to 0.340 mm<sup>2</sup>/min..°C, where G°/mm is the mean value of the temperature gradient in the single crystal silicon rod in the pulling-up direction from the solid-liquid interface between the single crystal silicon rod and a silicon melt to the position 10 mm away above the interface. Next, the single crystal silicon rod is cooled down from 1130°C to 1050°C for 10 to 30 min., and from 850°C to 650°C for 120 to 200 min. during the pulling-up of the single crystal silicon rod. Thereafter, the single crystal silicon rod is sliced into silicon wafers. Then, an epitaxial layer is formed on the surface of the silicon wafer.



## LEGAL STATUS

[Date of request for examination]

03.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]



\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The pull-up rate of the silicon single crystal rod (14) which doped nitrogen is set to V (a part for mm/). When setting to G (degree C/mm) the average of the temperature gradient of the pull-up direction in said silicon single crystal rod (14) which can be set even to 10mm even of upper parts of a solid-liquid interface to this interface of said silicon single crystal rod (14) and silicon melt (13), The process pulled up at the pull-up rate V (a part for mm/) from which V/G becomes -\*\* by 0.290-0.340mm<sup>2</sup>/, The process which it is at the said silicon single crystal rod (14) pull-up-time, and cools the temperature requirement from 1130 degrees C to 1050 degrees C in 10 - 30 minutes, and cools the temperature requirement from 850 degrees C to 650 degrees C in 120 - 200 minutes, The manufacture approach of an epitaxial wafer including the process which forms an epitaxial layer in the front face of said silicon wafer after slicing said silicon single crystal rod (14) and producing a silicon wafer.

[Claim 2] The manufacture approach of an epitaxial wafer according to claim 1 that the nitrogen concentration doped by the silicon single crystal rod (14) is  $5 \times 10^{12}$ - $5 \times 10^{14}$ cm<sup>-3</sup>.

[Claim 3] The epitaxial wafer manufactured by the approach according to claim 1 or 2.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the epitaxial wafer manufactured by the method of manufacturing an epitaxial wafer using the silicon single crystal rod which was able to be pulled up with the Czochralski method (henceforth a CZ process), and this approach.

[0002]

[Description of the Prior Art] Usually, the epitaxial wafer which has the structure of the so-called p/p- where boron concentration is low hardly generates an oxygen sludge at a semiconductor device manufacturer's device production process, in order that the precipitation-of-oxygen nucleus in bulk may disappear by passing through the epitaxial process of comparatively high temperature. It is desirable for a wafer to, have the gettering capacity of the above-mentioned contamination metal on the other hand, since metal contamination of a minute amount generally occurs in a device production process. Therefore, in order to give gettering capacity to a wafer, the polish recon which has metaled gettering capacity in a wafer side is formed, or processing which gives a damage with sandblasting to the rear face of a wafer is performed.

[0003]

[Problem(s) to be Solved by the Invention] However, the amount of raising dust from a wafer increased, and processing of membrane formation of the polish recon to the above-mentioned conventional wafer side, grant of the damage by sandblasting, etc. had a possibility that a wafer might deform while pushing up the manufacturing cost of a wafer. In order to cancel these points, by heat-treating for a long time, before passing through an epitaxial process conventionally, sufficient precipitation-of-oxygen nucleus is generated and the approach a precipitation-of-oxygen nucleus does not disappear in the elevated-temperature process of an epitaxial process, either is performed. However, the manufacturing cost increased also by this approach and there was a possibility that a wafer might be polluted by the metal at the time of heat treatment.

[0004] The purpose of this invention is to offer the epitaxial wafer manufactured by the method of manufacturing an epitaxial wafer of not performing membrane formation or sandblasting processing of the polish recon on the rear face of a silicon wafer, but having the in thorin chic gettering (henceforth IG) capacity of a contamination metal in a device production process, and its approach. Another purpose of this invention is to offer the manufacture approach of an epitaxial wafer which can generate many precipitation-of-oxygen nuclei in a silicon single crystal rod using this atomic hole while it can shorten the pull-up time amount of the silicon single crystal rod for producing an epitaxial wafer and can control disappearance of the atomic hole which is a lattice defect in this silicon single crystal rod.

[0005]

[Means for Solving the Problem] Invention concerning claim 1 sets to V (a part for mm/) the pull-up rate of the silicon single crystal rod 14 which doped nitrogen, as shown in drawing 1. When setting to G (degree C/mm) the average of the temperature gradient of the pull-up direction in the silicon single crystal rod 14 which can be set even to 10mm even of upper parts of a solid-liquid interface to this

interface of the silicon single crystal rod 14 and silicon melt 13, The process pulled up at the pull-up rate  $V$  (a part for  $\text{mm/s}$ ) from which  $V/G$  becomes  $\sim 0.290\text{--}0.340\text{mm}^2/\text{s}$ , The process which it is at the silicon single crystal rod 14 pull-up-time, and cools the temperature requirement from 1130 degrees C to 1050 degrees C in 10 - 30 minutes, and cools the temperature requirement from 850 degrees C to 650 degrees C in 120 - 200 minutes, After slicing the silicon single crystal rod 14 and producing a silicon wafer, it is the manufacture approach of an epitaxial wafer including the process which forms an epitaxial layer in the front face of a silicon wafer.

[0006] By the manufacture approach of the epitaxial wafer indicated by this claim 1, while raising the concentration of an atomic hole by pulling up the silicon single crystal rod 14 at a comparatively high pull-up rate, the pull-up time amount of the silicon single crystal rod 14 can be shortened. Moreover, while raising whenever [ dissolution / of the atomic hole in the silicon single crystal rod 14 ] and controlling disappearance of an atomic hole by doping nitrogen, many precipitation-of-oxygen nuclei are generated in the silicon single crystal rod 14 using this atomic hole. As for the nitrogen concentration doped by the above-mentioned silicon single crystal rod 14, it is desirable that it is  $5 \times 10^{12}\text{--}5 \times 10^{14}\text{cm}^{-3}$ . Invention concerning claim 3 is the epitaxial wafer manufactured by the approach according to claim 1 or 2. The epitaxial wafer indicated by this claim 3 has IG capacity of a contamination metal in a device production process.

[0007]

[Embodiment of the Invention] Next, the gestalt of operation of this invention is explained based on a drawing. the 1- which pulls up the silicon wafer for forming the epitaxial layer of this invention by the CZ process, and mentions the silicon single crystal rod 14 later from the silicon melt 13 in the quartz crucible 12 of an opportunity 11 as shown in drawing 1 -- after pulling up on the 3rd pull-up condition, this silicon single crystal rod 14 is sliced, and it is produced. Nitrogen is doped by the above-mentioned silicon single crystal rod 14. the nitrogen concentration doped by this silicon single crystal rod 14 --  $5 \times 10^{12}\text{--}5 \times 10^{14}\text{cm}^{-3}$  -- it is  $3 \times 10^{13}\text{--}3 \times 10^{14}\text{cm}^{-3}$  preferably. Limiting nitrogen concentration to the range of  $5 \times 10^{12}\text{--}5 \times 10^{14}\text{cm}^{-3}$  because whenever [ in silicon single crystal rod 14 of atomic hole / dissolution ] did not go up but an atomic hole became easy to disappear by the heat history of the after that of the silicon single crystal rod 14 less than [  $5 \times 10^{12}\text{cm}^{-3}$  ] by three, it is because the yield of the donor related to nitrogen will increase and the resistivity of a single crystal will be changed a lot, if  $5 \times 10^{14}\text{cm}^{-3}$  are exceeded. In addition, the silicon single crystal rod 14 is pulled up from the silicon melt 13 which feeds into the quartz crucible 12 the polycrystalline silicon with which the polycrystalline silicon or the nitride with which the nitride was mixed was formed as an approach of doping nitrogen on the silicon single crystal rod 14, and contains nitrogen, or the silicon single crystal rod 14 is performed by pulling up nitrogen gas in the inert gas ambient atmosphere to include. Moreover, although  $5 \times 10^{14} - 5 \times 10^{15}$  atoms/ $\text{cm}^3$ , and concentration are low on the above-mentioned silicon single crystal rod 14, boron is also doped by it in order to obtain the epitaxial wafer which has the structure of p/p-.

[0008] The cylinder-like casing 25 is connected to chamber 24 upper limit of the above-mentioned pull-up machine 11, it pulls up to this casing 25, and a means 26 is established ( drawing 1 ). Sign 26a of drawing 1 is the wire cable which hung toward the center of rotation of the quartz crucible 12, and seed crystal 26b for dipping in silicon melt 13 in the lower limit of this wire cable 26a, and pulling up the silicon single crystal rod 14 is attached. Moreover, the external surface of the quartz crucible 12 is covered with the graphite susceptor 27, the inferior surface of tongue of the graphite susceptor 27 is fixed to the upper limit of a pivot 28, and the lower part of this pivot 28 is connected to the crucible driving means 29.

[0009] Furthermore, inert gas is supplied to a chamber 24 at the silicon single crystal rod side of this chamber 24, and a gas feeding-and-discarding means 33 to discharge the above-mentioned inert gas from the end-crater inner skin side which gets chamber 24 is connected. This gas feeding-and-discarding means 33 has the delivery pipe 34 connected to the tank (not shown) by which an end is connected to the peripheral wall of casing 25, and the other end stores the above-mentioned inert gas, and the discharge pipe 35 by which the end was connected to the low wall of a chamber 24, and the other end was connected to the vacuum pump (not shown). The 1st and 2nd flow control valves 31 and 32 which

adjust the flow rate of the inert gas which flows these pipes to a delivery pipe 34 and the discharge pipe 35 are formed, respectively.

[0010] On the other hand, the pull-up conditions of the above 1st the pull-up rate of the silicon single crystal rod 14 V (a part for mm/), When setting to G (degree C/mm) the average of the temperature gradient of the pull-up direction of the silicon single crystal rod 14 which can be set even to 10mm even of upper parts of a solid-liquid interface to this interface of the silicon single crystal rod 14 and silicon melt 13 V/G is -\*\* and pulling up and setting up a rate V (a part for mm/) so that it may become -\*\* by 0.300-0.330mm2/preferably by 0.290-0.340mm2/. V/G was limited to the range of -\*\* by 0.290-0.340mm2/for making the superior field of an atomic hole in the silicon single crystal rod 14.

[0011] It is the pull-up conditions of the above 2nd at the silicon single crystal rod 14 pull-up-time, and they are cooling preferably the temperature requirement from 1130 degrees C to 1050 degrees C in 15 - 25 minutes for 10 - 30 minutes, it is the 3rd pull-up condition at the silicon single crystal rod 14 pull-up-time, and it is cooling preferably the temperature requirement from 850 degrees C to 650 degrees C in 130 - 180 minutes for 120 - 200 minutes. The temperature requirement from 1130 degrees C to 1050 degrees C was limited in 10 - 30 minutes for controlling disappearance of the atomic hole which is a lattice defect in the silicon single crystal rod 14. Moreover, the temperature requirement from 850 degrees C to 650 degrees C was limited in 120 - 200 minutes for generating a precipitation-of-oxygen nucleus in the silicon single crystal rod 14 using the above-mentioned atomic hole.

[0012] above-mentioned the 1- in order to fulfill the 3rd pull-up condition, it is desirable to use the thermal shield member 16 with which heat insulator 17 for cylinders c and heat insulator 18c for cones were filled up into Kabeuchi of a body 17 and the cone section 18, respectively. This thermal shield member 16 is formed between the peripheral face of the silicon single crystal rod 14, and the inner skin of the quartz crucible 12, and is equipped with the body 17 of the shape of a cylinder which interrupts the radiant heat from a heater 21, the cone section 18 to which it is formed successively by the lower limit of this body 17, and a diameter becomes small gradually according to the other side caudad, and the flange 19 which supports the above-mentioned body 17 by that upper limb. spacing predetermined in a body 17 from outer-tube 17a and this outer-tube 17a -- opening -- the inside -- and it has heat insulator 17c for cylinders with which it filled up between inner-tube 17b prepared on the outer-tube 17a said alignment, and outer-tube 17a and inner-tube 17b. moreover, a taper angle forms the cone section 18 small from outside cone 18a and this outside cone 18a -- having -- and the inside [ a / outside cone 18 ] -- and it has heat insulator 18c for cones with which it filled up between outside cone 18a, inside cone 18b prepared on this alignment, and outside cone 18a and inside cone 18b. By laying a flange 19 through the ring plate 23 on a heat insulating mould 22, the above-mentioned thermal shield member 16 is fixed in a chamber 24 so that only a distance predetermined [ silicon melt 13 front face to ] in the margo inferior of the cone section 18 may be located up.

[0013] After slicing the silicon single crystal rod 14 which was able to be pulled up as mentioned above and producing a silicon wafer, an epitaxial wafer is obtained by forming an epitaxial layer in the front face of this silicon wafer. As for the above-mentioned epitaxial layer, it is desirable to be formed by the CVD method from viewpoints, such as the crystallinity, mass-production nature, simplicity of equipment, and an ease of various device structure formation. the epitaxial growth of the silicon by the CVD method --  $\text{SiCl}_4$ ,  $\text{SiHCl}_3$ , and  $\text{SiH}_2$  -- it is carried out by introducing the material gas containing silicon, such as  $\text{Cl}_2$  and  $\text{SiH}_4$ , in a fission reactor with  $\text{H}_2$  gas, and depositing the silicon generated by the front face of the above-mentioned silicon wafer by the pyrolysis of material gas, or reduction. [ for example, ]

[0014] As shown in drawing 2 , the silicon wafer specifically ground first 600-850 degrees C, It holds for 10 - 60 minutes preferably for 5 - 180 minutes at the predetermined temperature of the range of 750-800 degrees C. After carrying out the temperature up of the 1100-1150 degrees C of the 5-20 degrees C /of this silicon wafer at 10-20 degrees C/second in rate preferably a second to the predetermined temperature of the range of 1130-1150 degrees C, hydrogen pretreatment is performed at that predetermined temperature. Having held the silicon wafer for 5 - 180 minutes at the predetermined temperature of the range of 600-850 degrees C While reducing the precipitation-of-oxygen nucleus

which the precipitation-of-oxygen nucleus which exists in the original condition which sliced the silicon single crystal rod 14 and produced the silicon wafer is grown up, and disappears at the time of the hot epitaxial stratification as much as possible. When the size of a precipitation-of-oxygen nucleus becomes large after the epitaxial stratification, it is for generating a stable precipitation-of-oxygen nucleus thermally. Moreover, the temperature up of the silicon wafer was carried out at 5-20 degrees C/second in rate to the predetermined temperature of the range of 1100-1150 degrees C for earning a throughput (quantity which can be processed to per unit time amount).

[0015] Next, an epitaxial layer is formed in the front face of a silicon wafer where 1050-1150 degrees C of this silicon wafer are preferably held at the predetermined temperature of the range of 1100-1140 degrees C. 600-850 degrees C, 5-20 degrees C /of this epitaxial wafer are preferably lowered at 10-20 degrees C/second in rate a second to the predetermined temperature of the range of 750-800 degrees C, and it is preferably held for 10 - 60 minutes for 5 - 120 minutes at that predetermined temperature. Furthermore, the above-mentioned epitaxial wafer is picked out from a heat treating furnace, and it cools naturally to ordinary temperature. When forming an epitaxial layer, the silicon wafer was held for forming an epitaxial layer with few defects at the predetermined temperature of the range of 1050-1150 degrees C. Moreover, the wafer was lowered for earning a throughput at 5-20 degrees C/second in rate to the predetermined temperature of the range of 600-850 degrees C after the epitaxial stratification. Furthermore, the wafer was held for 5 - 120 minutes at the predetermined temperature of the range of 600-850 degrees C for enlarging further the precipitation-of-oxygen nucleus which did not disappear at the time of the epitaxial stratification, and generating a stable precipitation-of-oxygen nucleus thermally.

[0016] Thus, with the manufactured epitaxial wafer, while raising the concentration of an atomic hole by pulling up the silicon single crystal rod 14 at a comparatively high pull-up rate, the pull-up time amount of the silicon single crystal rod 14 can be shortened. Moreover, while raising whenever [ dissolution / of the atomic hole generated in the silicon single crystal rod 14 by doping nitrogen on this silicon single crystal rod 14 ] and controlling disappearance of an atomic hole, many precipitation-of-oxygen nuclei are generable in the silicon single crystal rod 14 using this atomic hole. Moreover, while being able to improve the thermal stability of the precipitation-of-oxygen nucleus in a silicon wafer by performing the above-mentioned heat treatment before and after forming an epitaxial layer in the front face of the silicon wafer which sliced the above-mentioned silicon single crystal rod 14, and was produced, the atomic hole which is the lattice defect which contributes to generation of this precipitation-of-oxygen nucleus can be increased. Consequently, even if the above-mentioned epitaxial wafer does not perform membrane formation or sandblasting processing of the polish recon on the rear face of a silicon wafer like before, it has IG capacity of a contamination metal in a device production process.

[0017]

[Effect of the Invention] As stated above, according to this invention, it pulls up at the pull-up rate V from which V/G becomes  $\sim$  by 0.290-0.340mm<sup>2</sup>/s. Are at the silicon single crystal rod pull-up-time, and cool the temperature requirement from 1130 degrees C to 1050 degrees C in 10 - 30 minutes, and the temperature requirement from 850 degrees C to 650 degrees C is cooled in 120 - 200 minutes. Furthermore, while raising the concentration of an atomic hole since the epitaxial layer was formed in the front face of a silicon wafer after slicing a silicon single crystal rod and producing a silicon wafer, the pull-up time amount of a silicon single crystal rod can be shortened. Moreover, while raising whenever [ dissolution / of the atomic hole generated in the silicon single crystal rod by doping nitrogen on this silicon single crystal rod ] and controlling disappearance of an atomic hole, many precipitation-of-oxygen nuclei are generable in a silicon single crystal rod using this atomic hole. Consequently, the epitaxial wafer manufactured by the above-mentioned approach has IG capacity of a contamination metal also in a device production process.

---

[Translation done.]

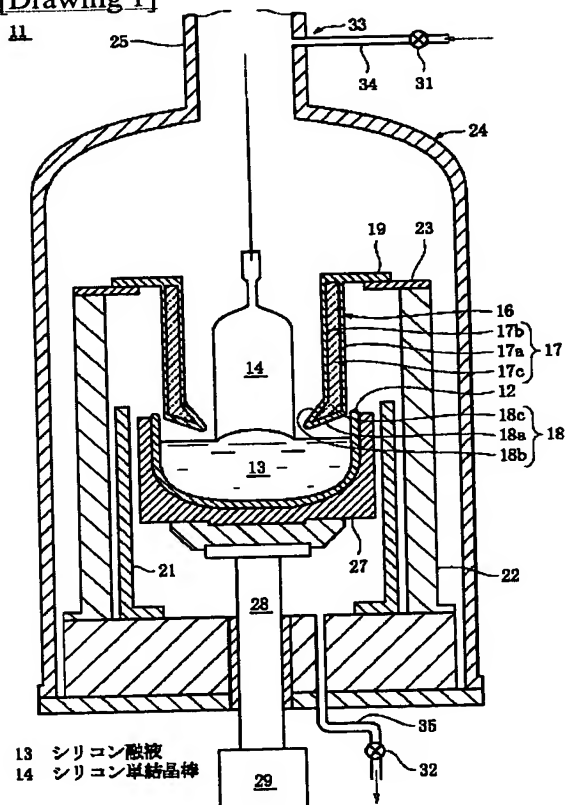
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

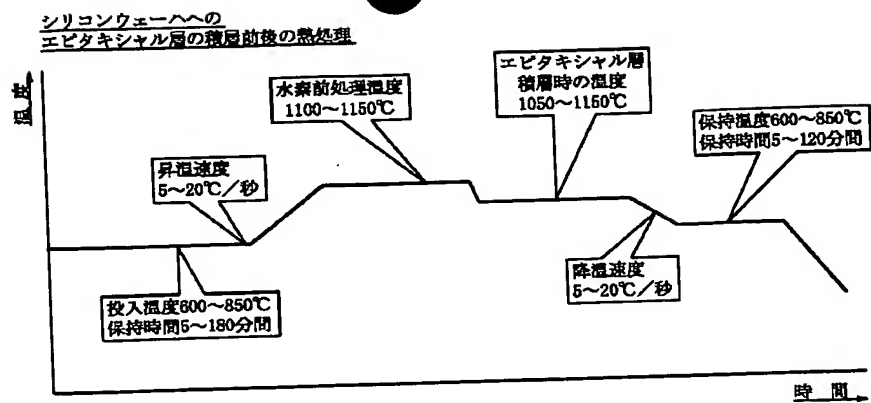
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

[Drawing 1]



[Drawing 2]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**